

# Dc-Dc Çevirici İçin İkinci Dereceden Kayan Kip Mod Tabanlı Denetleyici Tasarımı

*Egemen Cumhur Kaleli<sup>1</sup>, Erkan Zergeroğlu<sup>2</sup>, Enver Tatlıcioğlu<sup>3</sup>*

<sup>1</sup>Pirelli Otomobil Lastikleri A.Ş.  
{egemen.kaleli}@pirelli.com

<sup>2</sup>Bilgisayar Mühendisliği Bölümü  
Gebze Teknik Üniversitesi, Kocaeli  
{e.zerger}@gtu.edu.tr

<sup>3</sup>Elektrik-Elektronik Mühendisliği Bölümü  
Ege Üniversitesi, İzmir  
{enver.tatlicioglu}@ege.edu.tr

## Özetçe

Bu çalışma, bilinmeyen yük değişiklikleri ve parazitik bozulmalar altında merkezi kademeli (ing: Center Tapped) trafo içeren DC-DC dönüştürücü için gerilim ve akım kontrol sorununu araştırmaktadır. Makalede düşük kararlı hal hatası gereksinimini sağlamak için bir çeşit ikinci dereceden kayan kip modlu (ing: Super Twisting Algorithm(STA)) durum geri beslemeli bir denetleyici tasarlanmıştır. Kapalı çevrim sisteminin genel kararlılığı Lyapunov kararlılık teorisi kullanılarak analiz edilmiş ve kontrol tasarımı buna göre yapılmıştır. Denetleyicinin pratik bir stabilizasyon sağladığı ve tasarım parametreleri ayarlanarak nihai sınırlamanın azaltılabileceği gösterilmiştir. Teorik ispatlarımız sistemin kararlılık performansının "sonlu olarak sınırlandırılabilir" (ing:ultimate bounded) olduğunu ortaya koymakla birlikte gerçekleştirilen nümerik doğrulamalar kararlı hal voltaj hatasının 8 mV'a kadar düşürülebildiğini göstermektedir.

## Abstract

This work investigates the voltage and current control issues for a DC-DC converter incorporating a center-tapped transformer under the presence of unknown load variations and parasitic disturbances. The work presents the design of a state-feedback controller utilizing a specific type of second-order sliding mode known as the Super Twisting Algorithm (STA) to fulfill the requirement of low steady-state error. The overall stability of the closed-loop system is analyzed employing Lyapunov stability theory, and the control design is based on this analysis. It is demonstrated that the controller ensures practical stabilization and reducing the ultimate bound by adjusting the

design parameters. Theoretical proofs provided ascertain the system's stability performance falls into the class of ultimate boundedness while numerical validations conducted exhibit that the steady-state voltage error can be reduced down to 8 mV.

## 1. Giriş

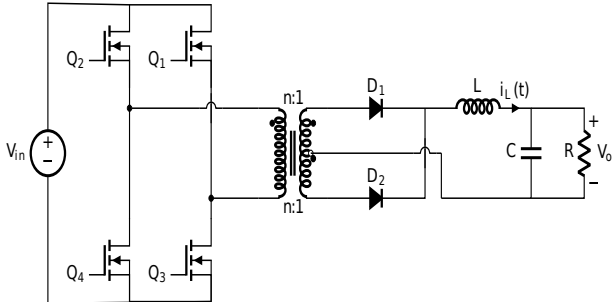
DC-DC buck dönüştürücüler çeşitli endüstri sektörlerinde, tüketici elektroniğinden elektrikli araç şarj istasyonlarına, servo elektrik tahriklerinden USB port güç kaynaklarına, güneş enerjisiyle çalışan pil şarj sistemlerine, hassas ölçüm yapabilen ivme sensörlerinden IoT uygulamalarına kadar yaygın olarak kullanılan sistemlerdir. Bu güç dönüştürücülerinin performansını arttırmaya yönelik araştırma alanı, özellikle son on yılda, araştırmacılar ve mühendisler için büyük ilgi uyandırmıştır ve dolayısıyla bu tür cihazların kontrolü üzerine yapılan literatür çalışmaları geniştir. Bu makalede sunulan çalışma, doğrusal olmayan ikinci dereceden kaymalı mod kontrolör formülasyonuna dayandığından, literatür taramamızı sadece literatürde sunulan benzer formülasyonlar üzerine odaklayacağız. [1] tarafından tanıtilan ikinci dereceden bir çeşit kayan mod kontrol algoritması (ing. kısaltma: (STA)), yukarıda bahsedilen genel performans sorunlarını ortadan kaldırmak için en etkili doğrusal olmayan kaymalı mod kontrol (ing. kısaltma: SMC) tekniklerinden biridir. Diğer ikinci derece kaymalı mod kontrolörlerinin aksine, STA, kontrol girişinin kayma değişkeninin birinci türeviden geçtiği bir sisteme uygulanabilir [3]. STA'nın Lyapunov yaklaşımı açısından kararlılığını analiz etmek için [4] güçlü Lyapunov fonksiyonları sunar. STA yaklaşımı, durum geri beslemeli denetleyicilerin tasarımında son derece başarılı olmuştur, ancak bu tür formülasyonların yumuşak geçişlilik eksikliği vardır. [5], düzgün STA algoritmasını (ing: Smooth STA,kıs:SSTA) tanıtır ve [6] SSTA'nın kararlılığını analiz etmek için güçlü Lyapunov fonksiyonları sunar. DC-DC

dönüştürücü sistemlerinde ve çoğu güç dönüştürücüde, sadece gerilim ölçümü kolayca erişilebilirken, akım ölçümleri sistemde başka bir sensör eklemekle tasarımı karmaşılaştırır, boyutu ve maliyeti artırır ve dış gürültüden etkilenebilir. Yukarıdaki dezavantajları aşmak için, araştırmacılar durum gözlemleri ve filtreleme tabanlı tahmin yöntemleri önermişlerdir. Sistemin dinamiklerini uygun bir adaptif gözlemci formuna daldıran değişmezlik teknikleri tabanlı filtreleme dönüşümü, [7] makalesinde önerilmiştir. [8], bilinmeyen yük değişikliklerine yönelik hesaplamalı olarak verimli ve sağlam bir kestirim tekniği öneren bir sonlu zaman evrensel gözlemci tabanlı ikinci derece kaymalı mod denetleyiciyi sunar. Bu makaledeki çalışmanın da dayandığı STA, [9] tarafından tanımlan ve kontrol, gözlemeleme [10] ve türevleme için yaygın olarak kullanılan bir ikinci derece kaymalı mod algoritmasıdır. Parametrelerden bağımsız bir gerilim türevi gözlemleyicisi için Luenberger ve bozucu etki gözlemcisi tekniklerinin birleşimi, [11] makalesinde tanımlanmıştır. [12] ve [13], bilinen yük değeriyle Laguerre fonksiyonlarının temsili ve genişletilmiş Kalman filtreleri uygulanarak model tahmin kontrolü (ing. kısaltma: MPC) yaklaşımları önerilmiştir. [14], bilinmeyen yük değişikliklerini dikkate alarak, bir güç integratörü ve ayrılma prensibi fikrini göz önünde bulundurarak sonlu zamanlı gerilim düzenleme kontrol algoritması elde etmek için bir güç integratörü ve ayrılma prensibi fikrini sunar.[15], endüktans, kapasitans, giriş gerilimi gibi parametre değişimlerine ve parametre belirsizliklerine karşı sağlamlık elde etmek amacıyla iki adet ikinci dereceden kayan mod algoritması (STA) kullanarak bir kademeli denetleyici yapısı önermektedir.

Bu çalışmada, merkezi kademeli trafoya sahip bir DC-DC dönüştürücünün SSTA kontrol şemasının tasarımını ve ilgili analizini sunuyoruz. Makalenin geri kalanı aşağıdaki gibi düzenlenmiştir. Problem tanımı bölümünde, merkezi tapanlı DC-DC dönüştürücünün ortalama sürekli mod dinamik modeli ve hata sistem gelişimi sunulmaktadır. Üçüncü bölüm, SSTA'ya dayalı tam durum geri besleme denetleyicinin ana tasarım sürecini ve kapalı çevrim kararlılık analizini göstermektedir. Dördüncü bölümde, gerilim denetleyici modu sayısal doğrulama çalışmaları sunulmaktadır. Son olarak, sonuçlar ve gelecek çalışmalarını konusunda bilgi verilmiştir.

## 2. Problem Tanımı

### 2.1. Dinamik Model



Şekil 1: Dc-Dc Çevirici Devresi

Şekil 1'de merkezi kademeli trafoya sahip tam köprü DC-DC dönüştürücünün şematik bir temsili verilmiştir. Burada,  $V_{in}$  giriş gerilimi, L, C ve R sırasıyla çıkış filtre indüktansı, kapasitansı ve yük direncidir.  $V_o$  ise yük direncinin terminalleri arasındaki çıkış gerilimidir. Yük direnci modeli, bir nominal değer  $R_0$  ve yüke bağlı belirsiz bir miktar  $\Delta R$ 'den oluşur.

Devre topolojisini Şekil 1'de gösterildiği kabul ederek, sistem durumları çıkış gerilimi  $V_o$  ve çıkış filtre bobini akımı  $i_L(t)$ 'yi kullanarak, yani  $x = [x_1 \ x_2]^T = [V_o \ i_L(t)]^T$  şeklinde ele alarak, söz konusu DC-DC dönüştürücünün ortalama zaman modelinin durum uzayında temsili aşağıdaki şekilde elde edilebilir:

$$\begin{bmatrix} \dot{x}_1 \\ \dot{x}_2 \end{bmatrix} = \begin{bmatrix} -\frac{1}{C(R_0 + \Delta R)} & \frac{1}{C} \\ -\frac{1}{(L + l_{lk})} & -\frac{r_l + r_d/2}{(L + l_{lk})} \end{bmatrix} \begin{bmatrix} x_1 \\ x_2 \end{bmatrix} + \begin{bmatrix} 0 \\ f_0 \end{bmatrix} u(1) + \begin{bmatrix} 0 \\ g_0 \end{bmatrix} x_2 u - \begin{bmatrix} 0 \\ B_v \end{bmatrix} + \begin{bmatrix} d_1 \\ d_2 \end{bmatrix} \quad (2)$$

Yukarıdaki denklemlerde değerleri bilinen yardımcı sabitler;  $f_0$ ,  $g_0$ ,  $B_v$  aşağıdaki şekilde tanımlanmıştır.

$$f_0 = \frac{2V_i}{n(L + l_{lk})} \quad (3)$$

$$g_0 = -\left(\frac{4R_{on}}{n^2(L + l_{lk})} + \frac{r_d}{(L + l_{lk})}\right) \quad (4)$$

$$B_v = \frac{1}{(L + l_{lk})} v_d \quad (5)$$

$l_{lk}$ , sekonder tarafına referanslanan yüksek frekanslı bir transformatörün toplam sızıntı indüktansıdır.  $r_l$  ve  $r_d$ , çıkış indüktansının ve doğrultucu diyotların iç parazitik direncidir.  $R_{on}$ , iletimdeki anahtar transistörlerin direncidir.  $n$ , transformatörün sekonderden primer tarafa dönüşüm oranıdır.  $v_d$ , diyot ileri gerilimidir.  $d_1$  ve  $d_2$ , sınırlı, belirsiz ancak yavaş değişen harici gürültü girişleridir ve  $u(t)$  kontrol girişidir.

### 2.2. Hata Sistemi Tasarımı

Denetleyici tasarımının temel amacı, çıkış filtre indüktansı akımının istenen yani bir referans değere yakınsamasını sağlamak ve aynı zamanda istenen süreklilikte gerilimin yüke uygulanmasını sağlamaktır. Kontrol hedefini nicelendirmek için iki hata sinyali tanımladık:  $e_1(t)$  çıkış gerilimi hatası ve  $e_2(t)$  çıkış filtresi takip hatası akımı olarak,

$$e_1 = x_{1d} - x_1 \quad (6)$$

$$e_2 = x_{2d} - x_2 \quad (7)$$

Burada, sırasıyla  $x_{1d}$  ve  $x_{2d}$  istenen gerilim ve akım sinyallerini temsil eder. Hata sinyallerinin zamana göre türevini alarak, sabit sinyaller  $x_{1d}$  ve  $x_{2d}$ 'nin türevinin sıfır olduğu gerçeğini kullanarak, (6) ve (7)'den  $x_{1d}$  ve  $x_{2d}$ 'yi yerine koyarak ve durumları hata sinyalleri teriminde yeniden yazarak aşağıdaki ifadeleri elde ederiz.

$$\dot{e}_1 = -\frac{e_1}{C(R_0 + \Delta R)} + \frac{e_2}{C} + \frac{x_{1d}}{C(R_0 + \Delta R)} - \frac{x_{2d}}{C} + d_{e1} \quad (8)$$

$$\dot{e}_2 = -\frac{e_1}{(L + l_{lk})} - \frac{(r_l + r_d/2)e_2}{(L + l_{lk})} + \frac{x_{1d}}{(L + l_{lk})} + \frac{(r_l + r_d/2)x_{2d}}{(L + l_{lk})} - f_0(e, t)u - g_0x_2u + B_v + d_{e2} \quad (9)$$

Tasarım kriterlerinden yararlanarak, aşağıdaki denklemi elde ederiz:

$$x_{1d} = R_0 x_{2d}$$

Böylece  $e_1(t)$  dinamiklerini aşağıdaki şekilde yeniden şekillendirebiliriz:

$$\dot{e}_1 = -\frac{e_1}{C(R_0 + \Delta R)} + \frac{e_2}{C} - \frac{\Delta R}{CR_0(R_0 + \Delta R)} x_{1d} - d_{e_1} \quad (10)$$

Bu aşamada, bir STA tipi kontrolör tasarımı uygulamak için aşağıdaki şekilde bir kayma manifoldu  $s(t)$  tanıtırız:

$$s = \sum_{i=1}^2 e_i m_i, \quad m_2 > 0 \quad (11)$$

Değişken dönüşümü  $z = e_1$  uygulayarak ve (11)'de tanımlanan  $s(t)$  tanımını kullanarak aşağıdaki denklemi elde ederiz:

$$\dot{z} = A_0 z + B_0 s - \gamma x_{1d} + d_{e_1} \quad (12)$$

Burada, yardımcı değişkenler  $A_0$ ,  $B_0$  ve  $\gamma$  aşağıdaki şekilde hesaplanır:

$$A_0 = -\frac{1}{C} \left[ \frac{1}{C(R_0 + \Delta R)} + \frac{m_1}{m_2} \right] \quad (13)$$

$$B_0 = \frac{1}{m_2} C^{-1} \quad (14)$$

$$\gamma = \left| \frac{\Delta R}{R_0(R_0 + \Delta R)} \right| \quad (15)$$

$m_1$ ,  $m_2$  kazançları,  $A_0 < 0$  olmasını sağlamak için seçilir. Özellikle,  $A_0 = -k_0$  şeklinde bir eşitlik elde etmek için  $m_1/m_2$  değeri  $k_0 > 0$  için seçilmelidir. Şimdi aşağıdaki ön analizi sunmak için hazırız:

*Önerme 1:*  $m_2 > 0$  ve  $m_1, m_2 A_0 < 0$  olacak şekilde seçildiğinde, aşağıdaki şekilde bir  $V_0$  tanımlayalım:

$$V_0 = \sqrt{z^2} \quad (16)$$

$V_0$ 'ın zamana bağlı türevi aşağıdaki şekle sahiptir:

$$\begin{aligned} \dot{V}_0 &= \frac{1}{\sqrt{z^2}} z \dot{z} \\ &= \frac{1}{V_0} z (A_0 z + B_0 s - \gamma x_{1d} - d_{e_1}) \\ &\leq \frac{1}{V_0} (-k_0 z^2 + |B_0| |s| |z| + \gamma_0 |x_{1d}| |z| + d_0 |z|) \end{aligned} \quad (17)$$

$\gamma_0$  ve  $d_0$ , sırasıyla (15)'de tanımlanan  $\gamma$  değişkeninin üst sınırı ve (1)'de tanımlanan bozucu etkiyi temsil eden terimin üst sınırıdır.  $0 < \theta_0 < 1$  için aşağıdaki ifadeleri yazabiliriz:

$$\dot{V}_0 \leq -(1 - \theta_0) k_0 z^2, \quad \Rightarrow |B_0| |s| + \gamma_0 |x_{1d}| + d_0 \leq \theta_0 k_0 z$$

Yani,  $z(t)$ 'nin mutlak değeri aşağıdaki koşulu sağladığında:

$$|z| \geq \frac{|B_0| |s| + \gamma_0 |x_{1d}| + d_0}{\theta_0 k_0} \quad (18)$$

$\dot{V}_0$  zamana bağlı türev her zaman negatiftir. (18)'i (16)'da tanımlanan  $V_0(z)$ 'ye yerleştirerek, (19)'daki ifadeyi söyleyebiliriz:

$$\dot{V}_0 \leq 0, \quad \text{for } V_0(z) \geq \frac{|B_0| |s| + \gamma_0 |x_{1d}| + d_0}{\theta_0 k_0} \quad (19)$$

Biraz daha açarsak,  $a = a_1 \frac{B_0}{k_0}$  ve  $r = r_1 \frac{\gamma_0 |x_{1d}| + d_0}{k_0}$  alırsak ve  $|s| \leq c$  ise,

$$V_0 = ac + r \Rightarrow \dot{V}_0 \leq 0 \quad (20)$$

Bu nedenle, kompakt bir küme tanımlayalım:

$$\Omega_c = \{e \in \mathbb{R}^2 \mid |s| \leq c, V_0(z) \leq a.c + r\} \quad (21)$$

Burada,  $c, \Omega_c \subset D$  olduğunu sağlamak için seçilir.  $D \subset \mathbb{R}^2$ , orijini içeren bir alanı temsil eder. Analizin geri kalanı  $e(t) \in \Omega_c$  için yapılacaktır.

(11)'in zaman türevini alarak ve (6) ve (7)'de tanımlanan hata sinyallerinin zamana bağlı türevlerini yerine koyarak aşağıdaki denklemi elde ederiz:

$$\dot{s} = \Psi + \Xi + m_2(-f_0 u - g_0 x_2 u) \quad (22)$$

Burada,  $\Psi(t)$  ölçülebilir ve bilinen değişkenleri içeren bir terimi temsil ederken,  $\Xi(t)$  belirsiz terimleri temsil eder.

$$\begin{aligned} \Psi &= -m_1 \left( \frac{x_2}{C} \right) + \frac{m_2}{L + l_{lk}} (x_1 + (r_l + r_d/2)x_2) \\ &\quad + m_2 B_v \end{aligned} \quad (23)$$

$$\Xi = m_1 \left( \frac{x_1}{C(R_0 + \Delta R)} - d_{e_1} \right) - m_2 d_{e_2} \quad (24)$$

### 3. Denetleyici Tasarımı

$u(t)$  kontrol sinyalini aşağıdaki şekilde tasarlıyoruz:

$$u = \frac{1}{m_2 f_0} (\Psi - v) \quad (25)$$

burada  $v(t)$  henüz tasarlanacak olan ek kontrol bileşenidir. (25)'i (22)'ye yerleştirerek aşağıdaki denklemi elde ederiz:

$$\dot{s} = \phi(e, t) + (1 + \delta(e, t))v \quad (26)$$

burada  $\phi(e, t)$  ve  $\delta(e, t)$  değişkenleri sırasıyla aşağıdaki gibi tanımlanır:

$$\phi(e, t) = \Xi - \frac{g_0}{f_0} x_2 \Psi \quad (27)$$

ve

$$\delta(e, t) = \frac{g_0}{f_0} x_2 \quad (28)$$

Not edilmelidir ki,  $|s| < c$  setindeyken yardımcı fonksiyonlar  $\phi(e, t)$  ve  $\delta(e, t)$  sınırlıdır ve  $\forall e \in \Omega_c, \forall 0 < t < T$  için pozitif sabitler  $\phi_0$  ve  $\delta_0$  vardır, böylece aşağıdaki eşitsizlik sağlanır:

$$|\phi(e, t)| \leq \phi_0, \delta(e, t) \leq \delta_0$$

Şimdi ek kontrol bileşeni  $v(t)$ 'yi aşağıdaki şekilde bir sürekli STA denetleyicisi olarak tasarlayabiliriz [16]:

$$v = -\frac{\alpha_1}{\mu} |s|^y \text{sgn}(s) + w, y \triangleq \frac{p-1}{p} \quad (29)$$

$$\frac{d}{dt} w = -\frac{\alpha_2}{\mu^2} |s|^{y-\frac{1}{p}} \text{sgn}(s) \quad (30)$$

burada  $\alpha_1$ ,  $\alpha_2$  ve  $\mu$  pozitif tasarım sabitleridir,  $\text{sgn}(\cdot)$  işaret fonksiyonunu temsil eder ve  $p \in \mathbb{Z}$ ,  $p \geq 2$  pozitif bir tam sayıdır.

Not 1:  $p = 2$  olduğunda, [16] ile benzer şekilde STA tipi kontrolcünün basitleştirilmiş bir versiyonu aşağıdaki gibi formüle edilebilir:

$$v = -\frac{\alpha_1}{\mu}|s|^{\frac{1}{2}}\text{sgn}(s) + w \quad (31)$$

$$\frac{d}{dt}w = -\frac{\alpha_2}{\mu^2}\text{sgn}(s) \quad (32)$$

bu versiyon, genel analizi sunmak için daha kolay olacaktır, ancak [5]'de belirtildiği gibi (29) ve (32) ile kontrolcünün performansı daha yumuşak olur. (29)'yi (26)'nin açık çevrim dinamiğine yerleştirerek aşağıdaki denklemi elde ederiz:

$$\dot{s} = (1 + \delta(e, t)) \left( -\frac{\alpha_1}{\mu}|s|^y \text{sgn}(s) + w \right) + \phi(e, t) \quad (33)$$

Değişkenleri  $\chi_1 = |s|^y \text{sgn}(s)$ ,  $\chi_2 = \mu w$  olarak değiştirerek, ve vektör olarak ifade ederek  $[\chi_1 \ \chi_2]^T$  aşağıdaki ifadeye varırız:

$$\mu \dot{\chi} = |s|^{-1/p} \{ [I + \delta(t, e)E_1]A_1\chi + \mu y B_1 \phi(t, e) \} \quad (34)$$

burada  $I$   $2x2$  birim matrisidir, matrisler  $A_1 \in \mathbb{R}^{2x2}$ ,  $E_1 \in \mathbb{R}^{2x2}$  ve  $B_1 \in \mathbb{R}^{2x1}$  aşağıdaki formdadır:

$$A_1 = \begin{bmatrix} -\alpha_1 y & y \\ -\alpha_2 & 0 \end{bmatrix}, \quad E_1 = \begin{bmatrix} 1 & 0 \\ 0 & 0 \end{bmatrix}, \quad B_1 = \begin{bmatrix} 1 \\ 0 \end{bmatrix}$$

Not edilmelidir ki,  $A_1$  Hurwitz'dir.

### 3.1. Analiz

Analizin ikinci aşamasını sunmaya hazırız. Sunumu kolaylaştırmak için [16] çalışmasına benzer bir yaklaşım izleyeceğiz ve aynı gösterimleri kullanacağız.  $P_1 = P_1^T \in \mathbb{R}^{2x2}$  şeklindeki simetrik ve pozitif tanımlı matris  $P_1$ , aşağıdaki denklemi sağlar:

$$P_1 A_1 + A_1^T P_1 = -Q \quad (35)$$

burada  $Q_1 \in \mathbb{R}^{2x2}$  da pozitif tanımlı simetrik bir matristir.  $V_1(\chi)$  şeklinde pozitif tanımlı bir skaler fonksiyonu aşağıdaki gibi tanımlayalım:

$$V_1 = \chi^T P_1 \chi \quad (36)$$

Reighly Ritz Teoremi'nin doğrudan bir uygulaması olarak, aşağıdaki eşitsizlikleri ifade edebiliriz:

$$\lambda_{\min}(P_1) \|\chi\|^2 \leq V_1 = \chi^T P_1 \chi \leq \lambda_{\max}(P_1) \|\chi\|^2 \quad (37)$$

burada  $\lambda_{\min}(\cdot)$  ve  $\lambda_{\max}(\cdot)$  bir kare matrisin minimum ve maksimum özdeğerini temsil etmek üzere kullanılmıştır.

$$\Gamma_c = \{ \chi \in \mathbb{R}^2 \mid V_1(\chi) \leq \lambda_{\min}(P_1)c \}$$

şeklinde bir küme tanımladığımızda ve  $\lambda_{\min}(P_1) \|\chi\|^2 \leq V_1$  olduğundan dolayı,

$$V_1(\chi) \leq \lambda_{\min}(P_1)c \implies \|\chi\|^2 \leq c \iff |s| \leq c$$

eşitsizliğine ulaşılır.  $V_1$ 'in (36) tanımındaki zaman türevini alıp her iki tarafı da  $\mu$  ile çarptığımızda şu ifadeyi elde ederiz:

$$\mu \dot{V}_1 = \mu(\dot{\chi}^T P_1 \chi + \chi^T P_1 \dot{\chi}) \quad (38)$$

(34) denklemi için yerine koyarak, (35) denkleminde yararlanarak ve elde edilen denklemi yeniden düzenleyerek aşağıdaki sonucu elde ederiz:

$$\mu \dot{V}_1 = |s|^{-1/p} \{ -\chi^T Q_1 \chi + 2\delta(t, e) \chi^T P_1 E_1 A_1 \chi + 2\mu y B_1 \phi(t, e) P_1 \chi \} \quad (39)$$

Yukarıdaki ifade aşağıdaki şekilde üstten sınırlandırılabilir:

$$\mu \dot{V}_1 \leq |s|^{-1/p} \{ -\lambda_{\min}(Q_1) \|\chi\|^2 + 2\delta_0 \|P_1 E_1 A_1\| \|\chi\|^2 + 2\mu y \phi_0 \|P_1 B_1\| \|\chi\| \} \quad (40)$$

$0 \leq \theta_1 < 1$  şeklinde bir  $\theta_1$  seçtiğimizde,  $\lambda_{\min}(Q_1)$ 'in aşağıdaki koşulu sağladığı durumu elde ederiz:

$$\delta_0 \leq \frac{\theta_1 \lambda_{\min}(Q_1)}{2 \|P_1 E_1 A_1\|} \quad (41)$$

Bu durumda aşağıdaki eşitsizlik elde edilir.

$$\mu \dot{V}_1 \leq |s|^{-1/p} \|\chi\| \{ -(1-\theta_1) \lambda_{\min}(Q_1) \|\chi\| + 2\mu y \phi_0 \|P_1 B_1\| \} \quad (42)$$

$\Gamma_c$ 'nin sınırı  $V_1(\chi) = \lambda_{\min}(P_1)c$  olduğunda,  $V_1(\chi)$  değeri için aşağıdaki eşitsizlik geçerlidir:

$$\lambda_{\min}(P_1).c \leq \lambda_{\max}(P_1) \|\chi\|^2 \implies \sqrt{\frac{\lambda_{\min}(P_1)c}{\lambda_{\max}(P_1)}} \leq \|\chi\| \quad (43)$$

$\|\chi\|$ 'yi (42) içerisinde  $\sqrt{\frac{\lambda_{\min}(P_1)c}{\lambda_{\max}(P_1)}}$  ifadesiyle beraber yerine koyduğumuzda

$$\mu \dot{V}_1 \leq |s|^{-1/p} \|\chi\| \{ -(1-\theta_1) \lambda_{\min}(Q_1) \sqrt{\frac{\lambda_{\min}(P_1).c}{\lambda_{\max}(P_1)}} + 2\mu y \phi_0 \|P_1 B_1\| \} \quad (44)$$

eşitsizliği karşımıza çıkar. Bu nedenle,  $\mu$ 'yu aşağıdaki koşulu sağlamak üzere seçeriz:

$$\mu \leq \frac{(1-\theta_1) \lambda_{\min}(Q_1)}{2y \phi_1 \|P_1 B_1\|} \sqrt{\frac{\lambda_{\min}(P_1)c_1}{\lambda_{\max}(P_1)}} \triangleq \mu_1 \quad (45)$$

Burada  $\phi_1 > \phi_0$  ve  $c_1 < c$  olarak tanımlanan yeni değişkenlerle,  $\dot{V}_1 < 0$  olduğunu sağlar.  $\Gamma_c$  içinde  $|s| < c$  ve sınırında  $\dot{V}_1 < 0$  olduğunda ( $\|\chi\|^2 \leq c$  ve  $|s| \leq c$ ),  $\Omega_c \cap \Gamma_c$  kümesi pozitif değişmezdir (ing:positively invariant). Bu nedenle,  $\Omega_c \cap \Gamma_c$  içinde başlayan  $\chi$ ,  $s$  yörüngeleri gelecekteki tüm zamanlarda bu kesişim kümesinin içerisinde kalacaktır.

Bu aşamada [16] makalesindeki aynı yöntemi izleyerek devam ediyoruz. (29) denklemindeki  $v$ 'nin sınırlılığını ve  $\xi = [\xi_1 \ \xi_2]^T$  olarak tanımlanan değişkenlerle  $V_2(t) = \xi^T P_1 \xi$ 'yi tanımlayarak, yeni tanımlanan  $\xi_1 \triangleq |s|^y \text{sgn}(s)$  ve  $\xi_2 \triangleq \mu(w + \phi/(1 + \delta))$  ile  $V_2$ 'nin zaman türevini aşağıdaki şekilde yazabiliriz:

$$\dot{V}_2 \leq -\gamma_2 V_2^{\gamma_2} \quad \text{for some } \gamma_2 > 0 \quad (46)$$

Bu ifade,  $V_2(t)$  ve dolayısıyla  $\|\xi(t)\|$ 'nin sonlu bir sürede sıfıra yakınsadığını göstermek için yeterlidir. Sonuç olarak,  $\Omega_c \cap \Gamma_c$  içinde başlayan her bir yörünge için  $s(t)$  ve  $\dot{s}(t)$  sonlu

bir sürede sifra ulaşır. Şunu belirtmek gerekir ki, değişkenlerin dönüşümü  $\chi_1 = |s|^y \text{sgn}(s)$  ve  $\chi_2 = \mu w$  nedeniyle,  $\chi$ ,  $\xi_1 = |s|^y \text{sgn}(s)$  ve  $\xi_2 = \mu(w + \phi/(1 + \delta))$  olarak tanımlanan fonksiyonlar  $V_1(\chi)$  ve  $V_2(\xi)$  ( $s, w$ ) değişkenlerine göre yerel Lipschitz olmayan tekilliklere sahip olsalar da, [4] makalesinde gösterildiği gibi hala Lyapunov fonksiyonları olarak kullanılabilirler. Yani, uygun denetleyici kazançları  $m_1$  ve  $m_2$ 'nin seçimiyle hata sinyallerinin nihai sınırları ayarlanabilir.  $s(t)$ 'nin sınırlılığı ve sonlu bir sürede sifra yakınsaması nedeniyle,  $e(t) = [e_1(t) \ e_2(t)]^T$  değişkeninin  $s(t)$  ile eşit ölçüde sınırlandırılabilir olduğu sonucu aşikardır.

#### 4. Nümerik Doğrulamalar

Sunumu kolaylaştırmak için voltaj kontrol modunda endüktans akımının ve çıkış gerilimin ölçülebilir olduğu durumda simülasyonlar sunacağız. Bu durumda önerdiğimiz gerilim denetimi şemaları ( $m_1 > m_2$ ) için sayısal doğrulamaları sunacağız ve PI denetleyici ile karşılaştırmalar yapacağız. (25)'de verilen SSTA tabanlı denetleyicinin etkinlik ve kararlılık performansını, tasarım sabitleri  $\alpha_1, \alpha_2$  ve  $\mu$ 'nun etkisini göstermek için bazı sayısal simülasyonlar PLECS [17] adlı bir güç elektroniği simülasyon yazılımı ortamında gerçekleştirilmiştir. Öncelikle referans akım değeri 5 A olarak belirlendi; ardından gerilim modu simülasyonları gerçekleştirilerek istenen referans gerilim değeri 25 V seçilmiş oldu. Simülasyonda kullanılan model parametreleri Tablo 1'de gösterilmiştir. Bu tabloda  $f_{sw}$  anahtarlama frekansdır ve diğer

Tablo 1: DC-DC Çevirici Model Parametreleri

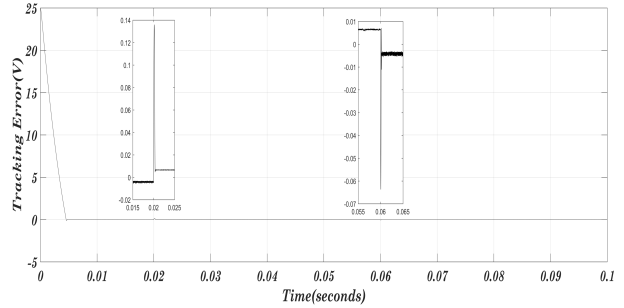
Parameters	Value
$R_0(\Omega)$	5
$\Delta R(\Omega)$	2.5
$L(H)$	$0.8 \times 10^{-3}$
$C(F)$	$2000 \times 10^{-6}$
$V_{in}(V)$	400
$n : 1$	19/6
$l_{lk}(H)$	$2.5 \times 10^{-6}$
$R_{on}(\Omega)$	$5 \times 10^{-3}$
$r_l(\Omega)$	6.23
$r_d(\Omega)$	0.6
$v_d(V)$	0.7
$f_{sw}(Hz)$	$100 \times 10^3$

parametreler 1. Bölüm'de tanıtılmıştır. Bilinmeyen bir yük değişikliği durumunda akım ve gerilim arasındaki doğrusal bağımlılık nedeniyle bu iki değişken birlikte aynı anda bağımsız birbirinden bağımsız olarak kontrol edilemez. Akım modu kontrolünde, akım ve gerilim arasındaki ilişkiden dolayı yük değişikliklerinde büyük gerilim saptması beklenir. Bu bölümde, önerilen denetleyicinin uygun bir şekilde ayarlanmış kontrol parametreleriyle etkili bir gerilim kontrol performansına sahip olduğunu gösteriyoruz. Sayısal doğrulamalarda, tam durum geri besleme şemalarının parametreleri Tablo 2'de gösterildiği gibi listelenmiştir. Tablodaki  $p=2$  olduğu durumda yani STA algoritmasını temsil ederken SSTA  $p=4$  olduğu durumu temsil etmektedir. Gerilim modu denetleyicisi doğrulamalarında, simülasyon süresi 0.1 saniye olarak ayarlanmıştır, bu süre öner-

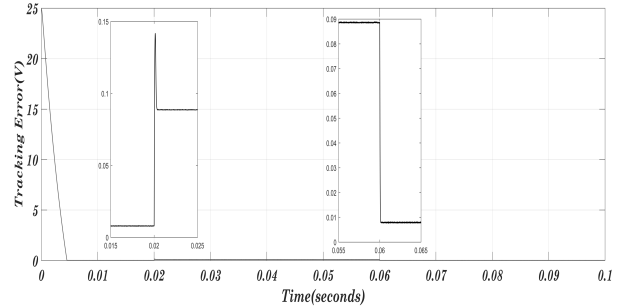
Tablo 2: Voltaj Denetleyici Kazanç Değerleri

Kazançlar	STA	SSTA
$\alpha_1$	7600	19
$\alpha_2$	7500	22
$\mu$	0.016	0.016
$m_1$	500	500
$m_2$	0.05	0.05

ilen denetleyicinin gerilim modundaki karakteristik davranışını göstermek için yeterlidir. Referans değer sabit olarak 25 V'dir. 0.02 saniyesinde yük direnci başlangıç değerinin yarısına indirilmiş ve ardından 0.06 saniyesinde yük direnci başlangıç değeri olan  $5 \Omega$ 'ye geri ayarlanmıştır. Şekil 2 ve Şekil 3 üz-



Şekil 2:  $e_1$ : Voltaj Hatası,  $p = 2$

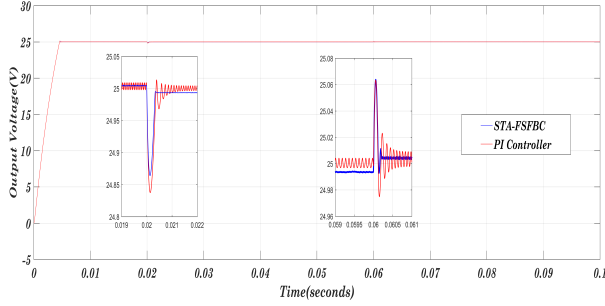


Şekil 3:  $e_1$ : Voltaj Hatası,  $p = 4$

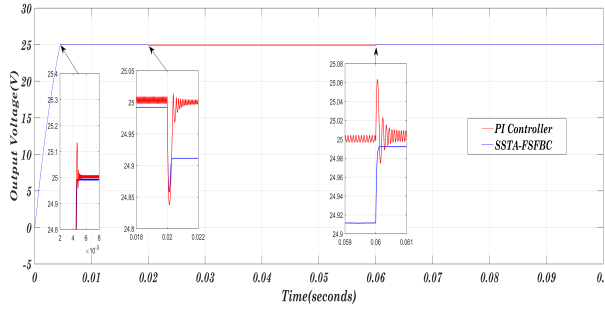
erinde STA( $p=2$ ) ve SSTA( $p=4$ ) durumları için gerilim takip hata sinyalleri gösterilmektedir. Yük değişikliği uygulanana kadar takip hataları sırasıyla 5 mV ve 8 mV'dir. Yük değişikliği uygulandıktan ve kararlı hal sağlandıktan sonra ise takip hataları sırasıyla 8 mV ve 80 mV olarak gözlemlenmiştir (Şekil 4 ve Şekil 5).

#### 5. Sonuçlar

Bildiğimiz kadarıyla, önerilen formülasyon, STA kontrolcünün akım veya gerilim kontrolörü olarak değişebilmesi için kontrol parametrelerinin ( $m_1$  ve  $m_2$ ) ayarlanmasından faydalanan ilk örnektir. Akım değerinin ölçülmesine gerek olmayacak



Şekil 4: PI ve STA Denetleyici Çıkış Voltajı Karşılaştırmaları,  $p=2$



Şekil 5: PI ve STA Denetleyici Çıkış Voltajı Karşılaştırmaları,  $p=4$

şekilde sadece çıkış voltajının ölçülerek akım kontrolünün de yapılabildiği gözlemleyici tabanlı bir denetleyici tasarımı gelecekteki çalışmalara bırakılmıştır. İvme sensörlerinin otomobil lastiği içerisinde yüksek hızdaki ivme değişimleri yansıtmaları görevleri olduğu için, sensör güç beslemelerinde kullanılan dc-dc çeviricinin yük değişimlerine karşı yüksek toleransta olması gerekir. Bu tip bir uygulamada önerilen denetleyicinin test edilmesi gelecek çalışmada düşünülebilir.

## 6. Teşekkür

Bu çalışma POL21/04/001 numaralı Pirelli Otomobil Lastikleri A.Ş. Ar-Ge Merkezi projesi kapsamında yapılmıştır.

## 7. Kaynakça

- [1] A. Levant, "Sliding order and sliding accuracy in sliding mode control" *International journal of control*, vol. 58, no. 6, p. 1247-1263, 1993.
- [2] L. Wu, J. Liu, S. Vazquez, S. K. Mazumder, "Sliding Mode Control in Power Converters and Drives: A Review", *IEEE/CAA Journal of Automatica Sinica*, 2021.
- [3] A. Chalanga, S. Kamal, L. M. Fridman, B. Bandyopadhyay, J. A. Moreno, "Implementation of super-twisting control: Super-twisting and higher order sliding-mode observer-based approaches", *IEEE Transactions on Industrial Electronics*, vol. 63, no. 6, pp. 3677-3685, 2016.
- [4] J. A. Moreno, M. Osorio, "Strict Lyapunov functions for the super-twisting algorithm", *IEEE transactions on automatic control*, vol. 57, no. 4, pp. 1035-1040, 2012.
- [5] Y. B. Shtessel, I. A. Shkolnikov, A. Levant, "Smooth second-order sliding modes: Missile guidance application", *Automatica*, vol. 43, no. 8, pp. 1470-1476, 2007.
- [6] I. Khan, A. I. Bhatti, A. Arshad, Q. Khan, "Robustness and performance parameterization of smooth second order sliding mode control", *International Journal of Control, Automation and Systems*, vol. 14, no. 3, pp. 681-690, 2016.
- [7] M. Tavan, K. Sabahi, A. Hajizadeh, M. Soltani, M. Savaghebi, "Output Feedback Control of DC-DC Converters with Unknown Load: An Application of I and I Based Filtered Transformation", *2<sup>nd</sup> 60th IEEE Conference on Decision and Control (CDC)*, pp. 4725-4729, December 2021.
- [8] L. Zhang, Z. Wang, S. Li, S. Ding, H. Du, "Universal finite-time observer based second-order sliding mode control for DC-DC buck converters with only output voltage measurement", *Journal of the Franklin Institute*, vol. 357, no. 16, pp. 11863-11879, 2020.
- [9] A. Levant, "Robust exact differentiation via sliding mode technique", *Automatica*, vol. 34, no. 3, pp. 379-384, 1998.
- [10] J. Davila, L. Fridman, A. Levant, "Second-order sliding-mode observer for mechanical systems", *IEEE transactions on automatic control*, vol. 50, no. 11, pp. 1785-1789, 2005.
- [11] S. K. Kim, K. C. Kim, C. K. Ahn, "Output-voltage-tracking Control for Buck Converters using Variable Convergence Rate Mechanism without Current Feedback". *IEEE Transactions on Industrial Electronics*, vol. 69, no. 3, pp. 2938-2946, 2021.
- [12] J. Saeed, L. Wang, N. Fernando, "Model Predictive Control of Phase Shift Full-Bridge DC-DC Converter Using Laguerre Functions". *IEEE Transactions on Control Systems Technology*.
- [13] A. Beccuti, S. Mariethoz, S. Cliquennois, S. Wang, M. Morari, "Explicit model predictive control of dc-dc switched-mode power supplies with extended kalman filtering", *IEEE Transactions on Industrial Electronics*, vol. 56, no. 6, pp. 1864-1874, 2009.
- [14] Y. Cheng, Q. Jin, H. Du, Y. Xu, W. Zhu, C. Jiang, "Observer-based finite-time output-feedback controller for DC-DC buck converters with unknown load variations". *International Journal of Robust and Nonlinear Control*, vol. 29, no. 15, pp. 5274-5289, 2019.
- [15] S. M. Rakhtala, A. Casavola, "Real-Time Voltage Control Based on a Cascaded Super Twisting Algorithm Structure for DC-DC Converters", *IEEE Transactions on Industrial Electronics*, vol. 69, no. 1, pp. 633-641, 2021.
- [16] H. Liu and H.K. Khalil, "Output feedback stabilization using super-twisting control and high-gain observer," *Int. J. Robust Nonlinear Control*, vol. 29, no. 3, pp. 601-617, 2019. doi:10.1002/rnc.4240.
- [17] *The Simulation Platform For Power Electronic Systems*, Plexim GmbH., Zurich, Switzerland, 2022.