

AVR Sistemi için ARO Tabanlı PID ve FOPID Denetleyici Tasarımı

ARO Based PID and FOPID Controller Design for AVR System

*Şeymanur Başlık, Bora Çavdar, Ömer Öztürk,
Tural Aslanov, Ömür Akyazı*

Enerji Sistemleri Mühendisliği Bölümü
Karadeniz Teknik Üniversitesi, Trabzon

412010@ogr.ktu.edu.tr, boracavdar@ktu.edu.tr, 412008@ogr.ktu.edu.tr,
412267@ogr.ktu.edu.tr, oakyazi@ktu.edu.tr

Özetçe

Elektrik şebekelerinde tüketicilere verimli ve kesintisiz elektrik enerjisi sağlamak için önemli etkenlerden biri gerilim kararlılığının korunmasıdır. Şebekelerde gerilim kararlılığının korunmasında en büyük rol ise senkron generatörlerin otomatik voltaj regülatörleridir (AVR). Bu sebeple AVR sistemlerinin kontrolü oldukça önem arz eder. Bu çalışmada AVR sisteminin kontrolü için PID ve FOPID denetleyicileri kullanılmıştır. Bu denetleyicilerin parametreleri yapay tavşan optimizasyonu (ARO) algoritmasıyla belirlenmiştir. ARO-PID ve ARO-FOPID denetleyicilerinin literatürdeki denetleyicilerden daha başarılı olduğu zaman bölgesi analiziyle kanıtlanmıştır. Ayrıca ARO-PID ve ARO-FOPID denetleyicileri için gürbüzlük ve bozucu yük analizleri gerçekleştirilmiştir. Bu analizlerde de önerilen denetleyicilerin üstün performans sergilediği görülmektedir.

Abstract

One of the most important factors for providing efficient and uninterrupted electrical energy to consumers in electricity grids is the maintaining of voltage stability. Automatic voltage regulators (AVR) of synchronous generators play a major role in maintaining voltage stability in grids. Therefore, the control of AVR systems is very important. In this study, PID and FOPID controllers are used to control the AVR system. The parameters of these controllers are determined by the artificial rabbits optimization (ARO) algorithm. ARO-PID and ARO-FOPID controllers are shown to be more successful than the controllers in the literature by time domain analysis. In addition, robustness and disturbance load analyses are performed for ARO-PID and ARO-FOPID controllers. In these analyses, the proposed controllers demonstrate outstanding performance.

1. Giriş

Elektrik şebekelerinde (güç sistemlerinde) tüketicilere verimli ve kesintisiz elektrik enerjisi sağlamak hedeflenir. Bunu sağlamak için sistemde gerilim ve frekans değerleri belirli bir aralıkta tutulmalıdır. Gerilim değerinin belirli bir aralıkta tutulamaması durumunda güç sistemindeki cihazlar zarar görebilir hatta sistemde çökmeler yaşanabilir. Ayrıca gerilim değerinin belirli bir aralıkta tutulamaması reaktif güç akışına etki ederek hat kayıplarını artırabilir [1]. Bu nedenle güç sistemlerinde gerilimin kontrol edilmesi oldukça önemlidir. Bu çalışmada güç sistemlerinde gerilim kararlılığı için en

önemli eleman olan senkron generatörlerin otomatik voltaj regülatörü (AVR) ele alınmıştır.

AVR sistemi, senkron generatörün terminal gerilimini sabit tutmak için kullanılır. Güç sistemlerinde yük değişimi ve generatör alan sargılarının yüksek endüktansa sahip olması nedeniyle AVR'nin hızlı ve kararlı tepki vermesi zordur [2]. AVR sistemi bozucu etkilere karşı düzgün çalışması ve dinamik performansını artırması için denetleyiciye ihtiyaç duyar. AVR sisteminin kontrolü için literatürde farklı denetleyiciler kullanılır. En çok kullanılan Oransal-integral-türevsel (PID) [3] denetleyicisidir. Bununla beraber ikinci dereceden türev operatörlü PID (PIDD²) [4], türev filtreli PID (PIDF) [2], kesir dereceli PID (FOPID) [1], bulanık mantık tabanlı PID (FPID) [5], 2 serbestlik dereceli PI (2DOF-PI) [6] denetleyici türleri de AVR sisteminde kullanılmaktadır. Uygun denetleyici seçiminin önemli olduğu gibi denetleyici parametrelerinin en uygun değerini bulmak da çok önemlidir. Parametre değerleri elle yapılan yöntemlerle veya meta sezgisel arama algoritmalarıyla bulunabilir. Elle yapılan yöntemler arasında Zeigler-Nichols ve Cohen-Coon yer alır. Bu yöntemlerin fazla zaman alması ve parametrelerin zor tespit edilmesi gibi dezavantajları vardır. Bu nedenle meta sezgisel arama algoritmaları parametrelerin tespitinde ön plana çıkmaktadır. Bu algoritmalar uygulama kolaylığı ve hızlı optimum çözüm bulma avantajlarına sahiptir. Literatürde PID, PIDD² ve FOPID denetleyici parametrelerinin belirlenmesi için kullanılan algoritmalar arasında; denge iyileştirici (EO) [7], ağaç tohumu algoritması (TSA) [8], geliştirilmiş Jaya algoritması (IJA) [9], parçacık sürüsü algoritması (PSO) [10], Henry gaz çözünürlük optimizasyonu (HGSO) [11], salp sürü optimizasyon algoritması (SSA) [12] vb. örnek olarak verilebilir.

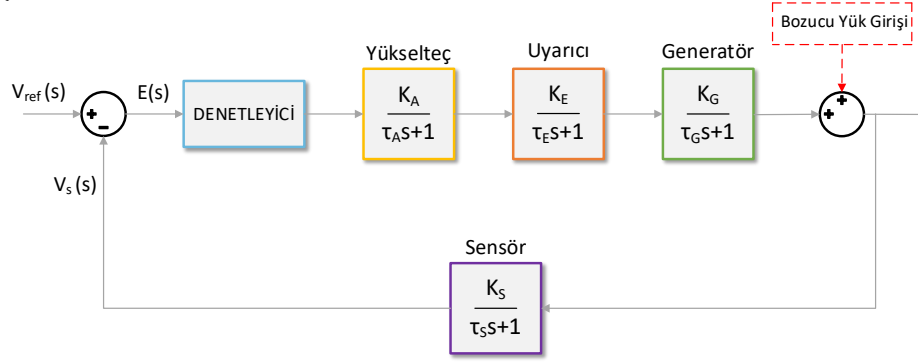
Denetleyici parametrelerinin meta sezgisel arama algoritmalarıyla optimum şekilde ayarlanması için bir amaç fonksiyonuna ihtiyaç duyulur. Denetleyici kullanılan sistemin performansını seçilen amaç fonksiyonu önemli ölçüde etkiler [13]. Literatürdeki kontrol çalışmalarında integral tabanlı amaç fonksiyonları; zaman ağırlıklı mutlak hatanın integrali (ITAE), zaman ağırlıklı hatanın karesinin integrali (ITSE), hata karesinin integrali (ISE), mutlak hatanın integrali (IAE) sıkça kullanılır. Bu amaç fonksiyonları aynı zamanda performans metriği olarak bilinir. Bu amaç fonksiyonlarına alternatif olarak ortaya çıkan Zve-Lee Gaing (ZLG) amaç fonksiyonu da kontrol çalışmalarında da sıklıkla tercih edilir [14].

Bu çalışmada AVR sisteminin kontrolü için tasarlanan PID ve FOPID denetleyici parametrelerinin ilk defa yapay tavşan

optimizasyonu (ARO) algoritmasıyla optimize edilmiştir. Bu çalışma literatürdeki çalışmalarla karşılaştırılarak ARO tabanlı denetleyicilerin üstün performansı ortaya koyulmuştur.

2. AVR Sistemi Matematiksel Modeli

AVR sistemi, generatörün terminal gerilimini nominal değer aralığında tutmak için kullanılan kontrol sistemidir.



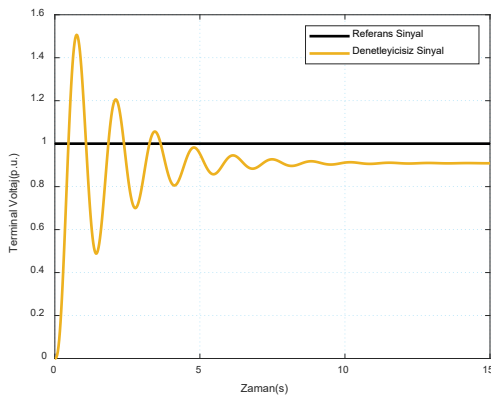
Şekil 1. AVR blok diyagramı

Şekil 1’ de AVR sisteminin blok diyagramı verilmiştir. Blok diyagramında beş ana bileşen bulunmaktadır. Bu bileşenler; yükselteç, uyarıcı, generatör, sensör ve denetleyicidir.

AVR sistem bileşenleri birinci dereceden transfer fonksiyonlarıdır [1]. Transfer fonksiyonları kazanç ve zaman sabitlerinden oluşmaktadır. Şekil 1’deki bileşenlerin kazanç parametreleri sırasıyla; K_A, K_E, K_G, K_S dir. Zaman sabitleri; $\tau_A, \tau_E, \tau_G, \tau_S$ dir. Literatürde bu parametrelerin değer aralıkları Tablo 1’de verildiği gibi sunulmaktadır.

Tablo 1. AVR sisteminin kazanç ve zaman sabitleri [1]

AVR Bileşenleri	Kazanç Sınırları	Zaman Sabiti Sınırları	Kullanılan Değerler
Amplifikatör	$10 \leq K_A \leq 40$	$0.02 \leq \tau_A \leq 0.1$	$K_A=10, \tau_A=0.1$
Uyarıcı	$1 \leq K_E \leq 10$	$0.4 \leq \tau_E \leq 1$	$K_E = 1, \tau_E=0.4$
Generatör	$0.7 \leq K_G \leq 1$	$1 \leq \tau_G \leq 2$	$K_G = 1, \tau_G = 1$
Sensör	$0.9 \leq K_S \leq 1.1$	$0.001 \leq \tau_S \leq 0.06$	$K_S = 1, \tau_S=0.01$



Şekil 2. Denetleyici olmadan AVR sisteminin geçici yanıtı

Şekil 2, bir denetleyici olmadan AVR sisteminin geçici yanıtını göstermektedir. Denetleyici kullanılmadan AVR sisteminin performansı test edildiğinde oturma zamanının (t_s %2) 6.9865s, yükselme zamanının (t_r) 0.2607s, tepe

Generatörün terminal gerilimini kontrol etmek için bu gerilim sensör tarafından sürekli ölçülür. Sensör çıkışında ölçülen gerilim değeri ile referans gerilim değeri karşılaştırılır. İki değer arasındaki farka hata sinyali denir. Bu sinyal denetleyici tarafından değerlendirilir. Daha sonra bu sinyal yükseltilir.

zamanının (t_p) 0.7526s, kalıcı hatanın (E_{ss}) 0.0909 p.u. ve maksimum aşmanın (M_p) %65.7226 olduğu tespit edilmektedir.

3. Denetleyicilerin Tanıtımı

AVR sistemi denetleyici olmadan kullanıldığı takdirde verimsiz ve sınırlı performans göstermektedir. Bu durum AVR sisteminin geçici yanıt performansını oldukça kötü etkilemektedir. Geçici yanıt performansının iyileşmesi için AVR sistemi bir denetleyici ile kapalı çevrim denetimli bir sistem haline getirilmelidir. Performans iyileştirmesi için PID gibi denetleyiciler kullanılabilir.

PID denetleyici klasik veya tamsayı dereceli olarak bilinir. Bu denetleyicinin yaygın kullanım sebebi basit yapılı ve kolay ayarlanabilir olmasıdır. PID denetleyicinin transfer fonksiyonu aşağıdaki gibidir;

$$C_{PID} = K_p + \frac{K_I}{s} + K_D s \quad (1)$$

Bu denklemde K_p oransal kazanç sabitini, K_I integral kazanç sabitini, K_D ise türevsel kazanç sabitini temsil etmektedir.

PID denetleyicisinin ayarlanabilir üç parametreye sahip olması sınırlayıcı bir etken olarak sistemin sağlamlığını korumakta yetersiz kalır [16]. PID denetleyicisinin sınırlama sorunu, ek ayarlanabilir parametre getirilmesiyle aşılabılır [17]. PID denetleyicisi parametrelerine (K_p, K_I, K_D) ek olarak ayarlanabilir kesir dereceli (λ, μ) iki parametre ile tasarım genişletilir. Bu denetleyici tasarımı beş parametresi bulunan FOPID denetleyicisidir. FOPID denetleyicisi PID denetleyicisine kıyasla daha üstün performansa ve daha esnek yapıya sahiptir [18]. Ayarlanabilir parametre sayısı arttıkça serbestlik derecesi arttığından esneklik de artar. Bu da daha iyi sistem kararlılığı ve gürbüzlüğünün elde edilmesini sağlar [19]. Bu nedenle FOPID denetleyicisi ile kontrol edilen sistemin daha iyi performans göstermesi ve hızlı şekilde kararlı hale gelmesi durumu mevcuttur [7]. FOPID denetleyicisinin transfer fonksiyonu aşağıdaki gibidir;

$$C_{FOPID} = K_p + K_I s^{-\lambda} + K_D s^\mu \quad (2)$$

Bu denklemde λ integralin ve μ türevin kesir derecesini temsil etmektedir.

FOPID denetleyicisinin kesirli hesabı için kullanılan tekniklerden en popüler olanı Oustaloup yaklaşım yöntemidir [20], [21]. Aşağıdaki denklemde bant geçiren filtreye dayalı Oustaloup yaklaşım yöntemi verilmiştir [1], [22].

$$s^\alpha \approx \omega_h^\alpha \prod_{k=-N}^N \frac{s + \omega_z}{s + \omega_p}, \quad \text{for } 0 < \alpha < 1 \quad (3)$$

Analog filtre derecesini belirlemek için N (5 olarak alınmıştır) kullanılır ($2N + 1$). α integralin ya da türevin derecesini belirlemek için kullanılır. ω_z sıfırları, ω_p ise kutupları temsil eder.

Bu çalışma için Oustaloup'un daha gelişmiş versiyonu olan Refined Oustaloup yakınsama yöntemi kullanılmıştır. Bu yöntem geniş bir frekans aralığında yüksek doğruluğa sahip olmasından dolayı tercih edilmiştir [23]. Refined Oustaloup yakınsama yöntemi aşağıda verilmiştir [24];

$$s^\alpha \approx \left(\frac{d}{b\omega_h}\right)^\alpha \frac{ds^2 + b\omega_h s}{d(1-\alpha)s^2 + b\omega_h s + d\alpha} \prod_{k=-N}^N \frac{s + \omega_z}{s + \omega_p}, \quad (4)$$

for $0 < \alpha < 1$

Burada d sabiti 9, b sabiti 10 değerindedir[25]. Denklem 4'teki sıfırlar ve kutuplar aşağıdaki gibi tanımlanır;

$$\omega_p = \omega_b \left(\frac{\omega_h}{\omega_b}\right)^{\frac{k+N+\frac{1}{2}(1+\alpha)}{2N+1}}, \quad \omega_z = \omega_b \left(\frac{\omega_h}{\omega_b}\right)^{\frac{k+N+\frac{1}{2}(1-\alpha)}{2N+1}} \quad (5)$$

Burada ω_h ve ω_b frekans bandı üst ve alt sınırlarıdır. Frekans bandı alt sınırı 10^{-4} rad/s , üst sınırı 10^4 rad/s olarak tanımlanmıştır.

4. Yapay Tavşan Optimizasyonu (ARO) Algoritması

ARO algoritması, tavşanların hayatta kalma stratejilerinden ilham alınarak geliştirilmiştir. Otobur hayvanlar olan tavşanlar yuvalarının yakınında beslenmezler. Yuvalarının bulunmasını ve yuvalarına yırtıcıların saldırmasını önlemek için uzakta yiyecek ararlar. Geniş görüş açılarıyla geniş bir alanda kolaylıkla yiyecek keşfi yapabilirler. Bu dolambaçlı yiyecek arama stratejilerine keşif adı verilerek değerlendirilmiştir.

Hayatta kalma stratejilerinden diğeri ise rastgele saklanmalarıdır. Yuvalarını saldırıdan korumak için yuvalarının etrafına birçok yuva yaparlar. Olası saldırı durumunda bir kaçış yolu olarak yaptıkları yuvalardan rastgele birini seçerler [26]. Böylece yırtıcıları aldatmış ve kaçışı kolaylaştırmış olurlar. Ayrıca tavşanların ön ayakları kısa, arka ayakları uzundur. Güçlü kasları ve tendonları sayesinde hızlı koşarlar. Saldırı anında hızlı koşma avantajının yanında aniden durup keskin dönebilmek hatta zikzak hareket edebilmek de vardır. Bu özellikleri sayesinde düşmanın kafasını karıştırarak tehlikeden kaçabilirler. Bu rastgele saklanma stratejilerine ise sömürü adı verilerek değerlendirilmiştir.

Tehlikeden kaçarken hızlı koşmaları bir avantaj olarak değerlendirilse de enerjilerini azaltır. Bu nedenle enerjilerine göre dolambaçlı yiyecek arama ile rastgele saklanma arasında uyarlamalı olarak geçiş yapmaları gerekir[26].

Dolambaçlı yiyecek arama stratejilerinin matematiksel modeli şu şekildedir;

$$\vec{v}_i(t+1) = \vec{x}_j(t) + R.(\vec{x}_i(t) - \vec{x}_j(t)) + \text{round}(0.5 \cdot (0.05 + r_1)) \cdot n_1, i, j = 1, \dots, n \text{ and } j \neq i \quad (6)$$

$$R = L \cdot c, \quad L = \left(e - e^{\frac{t-1}{T}}\right) \cdot \sin 2\pi r_2 \quad (7)$$

$$c(k) = \begin{cases} 1 & \text{if } k == g(l) \\ 0 & \text{else} \end{cases} \quad k = 1, \dots, d \text{ and } l = 1, \dots, [r_3 \cdot d] \quad (8)$$

$$g = \text{rand perm}(d), \quad n_1 \sim N(0,1) \quad (9)$$

Denklem 6'da yer alan $\vec{v}_i(t+1)$, $t+1$ zamanında i 'inci tavşanın aday pozisyonunu gösterir. t zamanında i 'inci tavşanın pozisyonu $\vec{x}_i(t)$, t zamanında j 'inci tavşanın pozisyonu $\vec{x}_j(t)$ ile temsil edilir. *round* en yakın tamsayıya yuvarlama işlemini, r_1 0 ile 1 arasında rastgele bir sayıyı, n bir tavşan popülasyonu büyüklüğünü temsil eder. R tavşanların koşma özelliğini simüle etmek için kullanılan koşma operatörünü temsil eder. L koşu uzunluğudur ve dolambaçlı yiyecek arama işlemini gerçekleştirirken hareket hızını temsil eder. c bir vektördür ve algoritmanın mutasyona uğramak için rastgele sayıda tavşan seçmesine yardımcı olur. T maksimum iterasyon sayısını, r_2 ve r_3 0 ile 1 arasında rastgele sayıları, d problem boyutunu, n_1 standart normal dağılımı temsil eder [26].

Rastgele saklanma stratejilerinin matematiksel modeli şu şekildedir;

$$\vec{b}_{i,j}(t) = \vec{x}_i(t) + H \cdot g \cdot \vec{x}_i(t), i = 1, \dots, n \text{ and } j = 1, \dots, d \quad (10)$$

$$H = \frac{T-t+1}{T} \cdot r_4, \quad n_2 \sim N(0,1) \quad (11)$$

$$g(k) = \begin{cases} 1 & \text{if } k == j \\ 0 & \text{else} \end{cases} \quad k = 1, \dots, d \quad (12)$$

$$\vec{v}_i(t+1) = \vec{x}_i(t) + R.(\vec{r}_4 \cdot \vec{b}_{i,r}(t) - \vec{x}_i(t)), i = 1, \dots, n \quad (13)$$

$$g_r(k) = \begin{cases} 1 & \text{if } k == [r_5 \cdot d] \\ 0 & \text{else} \end{cases} \quad k = 1, \dots, d \quad (14)$$

$$\vec{b}_{i,r}(t) = \vec{x}_i(t) + H \cdot g_r \cdot \vec{x}_i(t) \quad (15)$$

Denklem 10'da i 'inci tavşanın j 'nci yuvası oluşturulur. H saklanma parametresidir. Doğrusal olarak 1'den 1 / T 'ye giden bir fonksiyon ile normal dağılıma sahip rastgele bir değer çarpılır. Denklem 13'te $\vec{b}_{i,r}$, d yuvalarından saklanmak için rastgele seçilmiş bir yuvayı temsil eder. r_4 ve r_5 0 ile 1 arasında rastgele sayıları temsil eder. Denklem 13'e dayanarak i inci arama bireyi, Denklem 13'te seçilen yuvaya doğru konumunu günceller [26].

Hayatta kalma stratejilerinden biri elde edildikten sonra i . tavşanın konum güncellemesi aşağıdaki denklemde verilmiştir;

$$\vec{x}_i(t+1) = \begin{cases} \vec{x}_i(t) & f(\vec{x}_i(t)) \leq f(\vec{v}_i(t+1)) \\ \vec{v}_i(t+1) & f(\vec{x}_i(t)) > f(\vec{v}_i(t+1)) \end{cases} \quad (16)$$

Burada i 'nci tavşanın aday pozisyonu mevcut pozisyonunkinden daha iyi uygunluk değerine sahipse, yeni konumunu aday pozisyonu olarak günceller.

ARO'da tavşanlar iterasyon başlarında dolambaçlı yiyecek arama davranışında bulunurken iterasyon sonlarında ise sıklıkla rastgele gizlenme davranışında bulunurlar. Tavşanın enerjisinin zamanla azalmasından dolayı bu strateji uygulanır. Bu nedenle, keşif yapmaktan sömürüye geçişi

modellemek için bir enerji faktörü tasarlanmıştır. Enerji faktörü aşağıdaki gibi hesaplanmaktadır [26];

$$A(t) = 4 \left(1 - \frac{t}{T}\right) \ln \frac{1}{r} \quad (17)$$

$A(t) > 1$ olduğunda dolambaçlı yiyecek arama stratejisi gerçekleşir. Bunun sebebi tavşanın yiyecek arayabilecek enerjisinin ve gücünün olmasıdır. Bu sayede farklı tavşanların bölgelerine giderek keşif yaparlar.

$A(t) \leq 1$ olduğunda tavşanlar yeterli güce sahip olmamalarından dolayı yuvalarından faydalanmaya meyilli olurlar. Bu aşamada rastgele saklanma stratejisi gerçekleşir.

Özetle; enerji faktörünün değerine bağlı olarak ARO keşif ya da sömürü arasında geçiş yapılabilir.

5. Amaç Fonksiyonu (ZLG)

Amaç fonksiyonları denetleyici parametrelerinin optimum değerlerinin belirlenmesinde kullanılır. Bu nedenle optimizasyon performansında önemli bir rol oynar. Optimizasyon problemlerinde amaç fonksiyonu genellikle hata değerini gösterir. Bu değer ne kadar az olursa denetleyici parametreleri o kadar iyi ayarlanır ve sistem performansı iyileştirilmiş olur [27].

AVR sisteminin performansı geçici yanıt analizi yapılarak gözlemlenir. Geçici yanıt analizi parametreleri olan t_s , t_r ve M_p değerleri en aza indirgenerek AVR sistem yanıtının geliştirilmesi amaçlanır. Bu çalışmada ZLG amaç fonksiyonu hem geçici yanıt (M_p , t_s , t_r) hem de kararlı durum (E_{ss}) özelliklerini içerdiğinden dolayı tercih edilmiştir. ZLG, geçici yanıt parametre değerlerinin en aza indirilmesine yardımcı olur [28].

$$ZLG = (1 - e^{-\beta}) \cdot (M_p + E_{ss}) + e^{-\beta} \cdot (t_s - t_r) \quad (18)$$

Burada; E_{ss} kalıcı durum hatasını, β ağırlık faktörünü temsil etmektedir. Ağırlık faktörü 0.7' den büyük ayarlanırsa aşma ve kararlı durum hatası azalır, 0.7'den küçük ayarlanırsa t_r ve t_s azalır [28]. β değeri genelde 1 olarak kabul edilir [29].

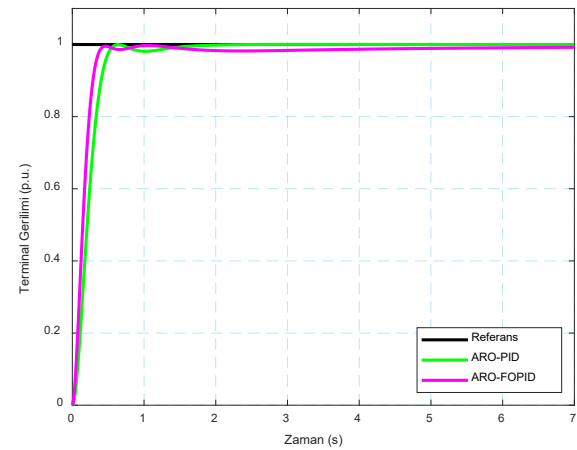
6. Simülasyon Sonuçları ve Tartışmalar

Bu bölümde ARO algoritmasıyla optimize edilen PID ve FOPID denetleyicilerinin performansları analiz edilmiştir. Bu

analizler; zaman bölgesi analizi, gürbüzlük analizi ve bozucu yük analizidir.

6.1. Zaman Bölgesi Analizi

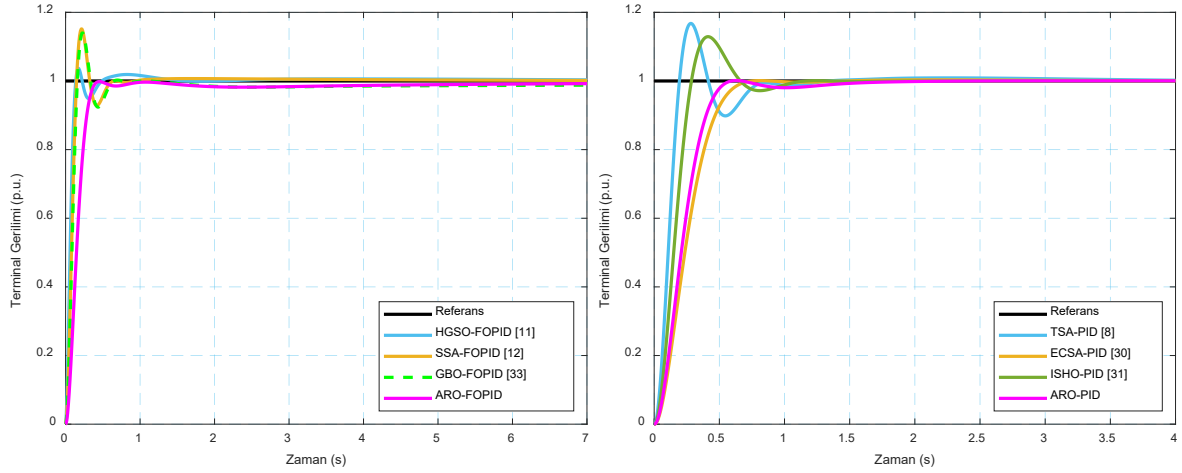
Zaman bölgesi analizinde adil karşılaştırma yapabilmek için literatürden alınan denetleyici parametrelerinin alt ve üst limitleri şu şekildedir; PID için K_p [0.001-1.5], K_i ve K_d [0.001-1] aralıklarında alınmıştır [2]. FOPID için K_p , K_i ve K_d aralığı [0.001-3] olarak alınmıştır. λ ve μ aralığı [0.1-1.5] olarak alınmıştır [29]. PID ve FOPID denetleyicileri, ARO algoritması kullanılarak ZLG amaç fonksiyonu ile zaman bölgesi analizinde optimize edilmiştir. Sisteme girdi olarak optimizasyon süreci boyunca birim basamak girişi uygulanır. Ardından, sistemin geçici yanıtı ve kararlı durumu için ZLG amaç fonksiyonu en aza indirilir. PID için elde edilen ZLG değeri 0,06839, FOPID için elde edilen ZLG değeri 0,06076'dır. PID ve FOPID denetleyicisi için ZLG amaç fonksiyonundan elde edilen en iyi sonuçlar literatürdeki çalışmalarla Tablo 2 ve 3'te karşılaştırılmıştır. Şekil 4'te literatürdeki çalışmalarla bu çalışmanın geçici yanıt performansları karşılaştırılmıştır.



Şekil 3. ARO algoritması ile optimize edilen PID/ FOPID denetleyicileri geçici yanıt performansları

Tablo 2. ARO-PID denetleyicisinin literatürdeki çalışmalarla karşılaştırması

PID Denetleyici	K_p	K_i	K_d	t_s (%2) (s)	t_r (s)	M_p (%)
ARO (önerilen)	0,5926	0,4067	0,1963	0,5117	0,3287	0,0389
TSA[8]	1.1281	0.9567	0.5671	0.7580	0.1310	15.57
IJA[9]	0.7320	0.4720	0.2920	0.9250	0.2490	0
ECSA[30]	0.5195	0.3808	0.1625	0.6181	0.3912	0.0018
ISHO[31]	1.0263	0.7115	0.3154	0.8481	0.3021	12
IKA[13]	1.0426	1.0093	0.5999	0.7530	0.1280	15
PSO[10]	0.7080	0.6560	0.2820	0.5200	0.2400	2.60



Şekil 4. ARO-FOPID ve ARO-PID denetleyicilerinin literatürdeki çalışmalarıyla karşılaştırılması

Tablo 3. ARO-FOPID denetleyicisinin literatürdeki çalışmalarıyla karşılaştırması

FOPID Denetleyici	K_p	K_i	K_d	λ	μ	t_s (%2) (s)	t_r (s)	M_p (%)
ARO (önerilen)	0,8773	0,4829	0,2546	0,8551	1,1242	0,3744	0,2380	0
HGSO[11]	2.6632	1.1314	0.4559	1.2689	1.3663	0.4257	0.0892	2.8626
JOA[29]	2.5982	1.1687	0.5809	1.1290	1.1621	0.4530	0.0827	13.2
SSA[12]	1.9982	1.1706	0.5749	1.1395	1.1656	0.5510	0.0981	15.5
CS[15]	2.515	0.1629	0.3888	0.9700	1.3800	0.4507	0.1042	0
GBO[33]	0.9961	1.4861	0.6124	0.4932	1.1131	0.6530	0.0885	11.3
EO[34]	1.9935	0.6670	0.3634	1.2651	1.2874	0.4596	0.1442	0.1849

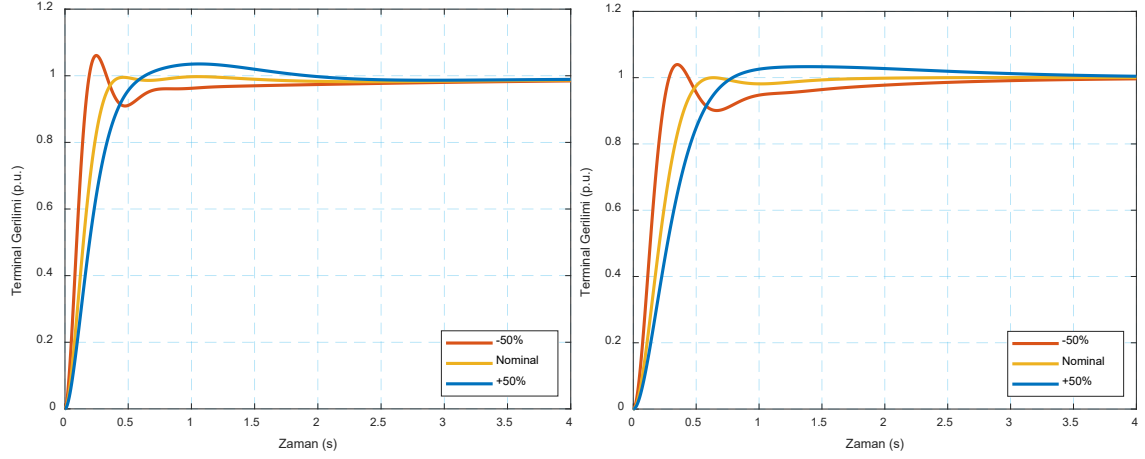
6.2. Gürbüzlük Analizi

AVR sistemi anormal (iç ve dış bozucu etkenler sebebiyle) durumlarda parametre değerlerinde farklılık gösterebilir. Bu durumda sistemin yanıtını korumak için denetleyicinin yüksek performansı sergilemesi gerekir. Bu bölümde AVR sistem bileşenlerinin (yükseleç, uyarıcı, generatör, sensör) zaman sabitleri değiştirilerek gürbüzlük analizi

yapılmaktadır. Gürbüzlük analizi için zaman sabitleri -50% ve $+50\%$ oranlarında değiştirilmiştir. PID ve FOPID denetleyicileri için gürbüzlük analizi sonuçları Tablo 4'te verilmiştir. Tablo 4'teki sonuçlar incelendiğinde sistemi en çok etkileyen sabitlerden birinin τ_G olduğu görülür. Bu sebeple Şekil 5'te ARO-FOPID ve ARO-PID için τ_G değişimi gösterilmiştir.

Tablo 4. ARO algoritması ile optimize edilen PID ve FOPID denetleyicileri için gürbüzlük analizi sonuçları

Zaman Sabiti	Değişim Oranı (%)	PID				FOPID			
		t_s (%2) (s)	t_r (s)	t_p (s)	Tepe Değeri (p.u.)	t_s (%2) (s)	t_r (s)	t_p (s)	Tepe Değeri (p.u.)
τ_A	-50	1,0974	0,3895	3,4356	1,0003	0,7528	0,301	1,1363	0,9937
	+50	0,9055	0,334	0,676	1,0602	0,731	0,2513	0,5152	1,0618
τ_E	-50	1,569	0,628	4	1,0000	1,3963	0,4692	4	0,9920
	+50	1,4931	0,4096	0,9071	1,0565	2,4862	0,3128	0,7809	1,0516
τ_G	-50	2,1328	0,1848	0,3504	1,0395	2,9848	0,1277	0,2479	1,0609
	+50	2,4557	0,4688	1,3946	1,0332	1,4919	0,3553	1,0609	1,0355
τ_S	-50	0,5398	0,3384	3,274	1,0004	0,4102	0,2483	1,0581	0,9971
	+50	0,4881	0,3196	0,6192	1,0068	0,3481	0,2286	0,4406	1,0049

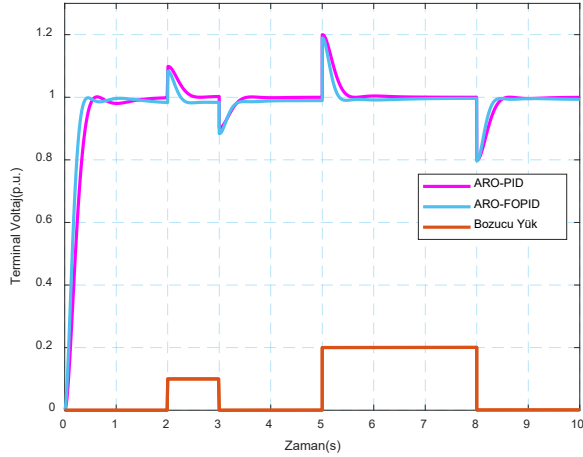


Şekil 5. ARO-FOPID ve ARO-PID için gürbüzlük analizi sonucu elde edilen τ_C parametresi değişimlerinin sonuçları

6.3. Bozucu Yük Analizi

Bu bölümde AVR sisteminin bozucu yüke karşı davranışının analizi yapılmaktadır. Sistem bozucu yükü en kısa sürede giderip terminal gerilimini korumalıdır. AVR sisteminin bozucu yük girişi noktası Şekil 1'deki blok diyagramında kırmızı kutu içerisinde gösterilmiştir.

AVR sistemi normal koşullar altında çalışırken bozucu yük dahil edilir. Bu şekilde denetleyicinin AVR sisteminin terminal gerilimindeki kararlılığını (referans gerilimi) koruma kabiliyeti test edilir. Başlangıçta sistem girişine bir birim basamak sinyali uygulanır. Daha sonra Şekil 1'de gösterilen bozucu yük sisteme uygulanır. Bozucu yük girişi 2 ile 3. sn arasında 0.1 p.u. büyüklüğünde, 5 ile 8. sn arasında 0.2 p.u. büyüklüğünde uygulanmıştır. Uygulamanın sonucu Şekil 6'da verilmiştir.



Şekil 6. AVR sistemi bozucu yük girişi altında PID ve FOPID denetleyicilerinin geçici yanıt performansları

AVR sistemi bozucu yük girişi olması durumunda gerilim kararlılığı sağladığı ve bozucu etkilere çok hızlı tepki verdiği görülmektedir. Şekil 6'da ARO algoritması ile optimize edilen PID ve FOPID denetleyicilerinin bozucu etkilere karşı üstün performansı görülmektedir.

7. Sonuçlar

Bu çalışmada AVR sisteminin kontrolü için PID ve FOPID denetleyicileri kullanılmıştır. Bu denetleyicilerin parametreleri ARO algoritmasıyla belirlenmiş, PID ve FOPID denetleyicileri için AVR sistem geçici yanıtları sunulmuştur. Yapılan zaman analizi sonucunda ARO-PID ve ARO-FOPID denetleyicileri literatürde farklı meta sezgisel algoritmalarla optimize edilen PID ve FOPID denetleyicilerine kıyasla daha iyi performans göstermiştir. Elde edilen sonuçlara göre ARO ile optimize edilen denetleyiciler aynı tip rakiplerine göre daha kısa oturma zamanına sahip ve neredeyse hiç aşım yapmamaktadır. Gürbüzlük analizinde ise önerilen denetleyicilerin yüksek performans sergileyerek geçici yanıtlarının kısa sürede kararlı hale geldiği ve düşük oranda aşım yaptığı görülmektedir. Son olarak bozucu yük analizinde yük girişi değiştikçe sistemin terminal geriliminin referans sinyale oldukça kısa sürede ve düşük salınımla ulaştığı görülmektedir.

Kaynakça

- [1] M. Micev, M. Çalasan, and D. Oliva, "Fractional order PID controller design for an AVR system using Chaotic Yellow Saddle Goatfish Algorithm," *Mathematics*, vol. 8, no. 7, Jul. 2020, doi: 10.3390/math8071182.
- [2] Z. Bingul and O. Karahan, "A novel performance criterion approach to optimum design of PID controller using cuckoo search algorithm for AVR system," *J Franklin Inst.*, vol. 355, no. 13, pp. 5534–5559, Sep. 2018, doi: 10.1016/j.jfranklin.2018.05.056.
- [3] A. Sikander and P. Thakur, "A new control design strategy for automatic voltage regulator in power system," *ISA Trans.*, vol. 100, pp. 235–243, May 2020, doi: 10.1016/j.isatra.2019.11.031.
- [4] M. Micev, M. Çalasan, Z. M. Ali, H. M. Hasanien, and S. H. E. Abdel Aleem, "Optimal design of automatic voltage regulation controller using hybrid simulated annealing – Manta ray foraging optimization algorithm," *Ain Shams*

- Engineering Journal*, vol. 12, no. 1, pp. 641–657, Mar. 2021, doi: 10.1016/j.asej.2020.07.010.
- [5] T. Dogruer and M. S. Can, “Design and robustness analysis of fuzzy PID controller for automatic voltage regulator system using genetic algorithm,” *Transactions of the Institute of Measurement and Control*, vol. 44, no. 9, pp. 1862–1873, Jun. 2022, doi: 10.1177/01423312211066758.
- [6] H. Gozde, “Robust 2DOF state-feedback PI-controller based on meta-heuristic optimization for automatic voltage regulation system,” *ISA Trans*, vol. 98, pp. 26–36, Mar. 2020, doi: 10.1016/j.isatra.2019.08.056.
- [7] N. Paliwal, L. Srivastava, and M. Pandit, “Equilibrium optimizer tuned novel FOPID-DN controller for automatic voltage regulator system,” *International Transactions on Electrical Energy Systems*, vol. 31, no. 8, Aug. 2021, doi: 10.1002/2050-7038.12930.
- [8] E. Kose, “Optimal Control of AVR System with Tree Seed Algorithm-Based PID Controller,” *IEEE Access*, vol. 8, pp. 89457–89467, 2020, doi: 10.1109/ACCESS.2020.2993628.
- [9] J. Bhookya and R. K. Jatoth, “Improved Jaya algorithm-based FOPID/PID for AVR system,” *COMPEL - The International Journal for Computation and Mathematics in Electrical and Electronic Engineering*, vol. 39, no. 4, pp. 775–790, Aug. 2020, doi: 10.1108/COMPEL-08-2019-0319.
- [10] M. A. Sahib and B. S. Ahmed, “A new multiobjective performance criterion used in PID tuning optimization algorithms,” *J Adv Res*, vol. 7, no. 1, pp. 125–134, Jan. 2016, doi: 10.1016/j.jare.2015.03.004.
- [11] Gazi Üniversitesi, Aksaray Üniversitesi, University of Buner, P. International Islamic University (İslāmābād, Institute of Electrical and Electronics Engineers. Turkey Section, and Institute of Electrical and Electronics Engineers, *2nd International Conference on Electrical, Communication, and Computer Engineering (ICECCE 2020) : 12th-13th June 2020, Istanbul, Turkey*.
- [12] I. A. Khan, A. S. Alghamdi, T. A. Jumani, A. Alamgir, A. B. Awan, and A. Khidrani, “Salp Swarm Optimization Algorithm-Based Fractional Order PID Controller for Dynamic Response and Stability Enhancement of an Automatic Voltage Regulator System,” *Electronics (Basel)*, vol. 8, no. 12, p. 1472, Dec. 2019, doi: 10.3390/electronics8121472.
- [13] S. Ekinci and B. Hekimoglu, “Improved Kidney-Inspired Algorithm Approach for Tuning of PID Controller in AVR System,” *IEEE Access*, vol. 7, pp. 39935–39947, 2019, doi: 10.1109/ACCESS.2019.2906980.
- [14] Z. L. Gaing, “A particle swarm optimization approach for optimum design of PID controller in AVR system,” *IEEE Transactions on Energy Conversion*, vol. 19, no. 2, pp. 384–391, Jun. 2004, doi: 10.1109/TEC.2003.821821.
- [15] P. Kumar, S. Chatterjee, D. Shah, U. K. Saha, and S. Chatterjee, “On comparison of tuning method of FOPID controller for controlling field controlled DC servo motor,” *Cogent Eng*, vol. 4, no. 1, Jan. 2017, doi: 10.1080/23311916.2017.1357875.
- [16] H. Vinagre and V. Feliu, “ON FRACTIONAL PID CONTROLLERS: A FREQUENCY DOMAIN APPROACH.”
- [17] P. Kumar, S. Chatterjee, D. Shah, U. K. Saha, and S. Chatterjee, “On comparison of tuning method of FOPID controller for controlling field controlled DC servo motor,” *Cogent Eng*, vol. 4, no. 1, Jan. 2017, doi: 10.1080/23311916.2017.1357875.
- [18] A. Tepljakov, B. B. Alagoz, C. Yeroglu, E. Gonzalez, S. H. HosseinNia, and E. Petlenkov, “FOPID Controllers and Their Industrial Applications: A Survey of Recent Results 1,” in *IFAC-PapersOnLine*, Elsevier B.V., Jan. 2018, pp. 25–30. doi: 10.1016/j.ifacol.2018.06.014.
- [19] D. P. Atherton, N. Tan, and A. Yüce, “Methods for computing the time response of fractional-order systems,” *IET Control Theory and Applications*, vol. 9, no. 6, pp. 817–830, Apr. 2015, doi: 10.1049/iet-cta.2014.0354.
- [20] M. S. Ayas and E. Sahin, “FOPID controller with fractional filter for an automatic voltage regulator,” *Computers and Electrical Engineering*, vol. 90, Mar. 2021, doi: 10.1016/j.compeleceng.2020.106895.
- [21] A. Oustaloup, F. Levron, B. Mathieu, and F. M. Nanot, “Frequency-band complex noninteger differentiator: Characterization and synthesis,” *IEEE Transactions on Circuits and Systems I: Fundamental Theory and Applications*, vol. 47, no. 1, 2000, doi: 10.1109/81.817385.
- [22] D. Xue, C. Zhao, and Y. Chen, “A Modified Approximation Method of Fractional Order System.”
- [23] Y. Li, K. H. Ang, and G. C. Y. Chong, “PID Control System Analysis and Design PID Control System Analysis and Design STANDARD STRUCTURES OF PID CONTROLLERS Parallel Structure and Three-Term Functionality The transfer function of a PID controller is often expressed in the ideal form,” 2006.
- [24] D. Xue, Y. Chen, D. P. Atherton, and G. Gu, “Linear Feedback Control—Analysis and Design with Matlab,” *IEEE Control Systems*, vol. 29, no. 1, 2009. doi: 10.1109/MCS.2008.930839.
- [25] L. Wang, Q. Cao, Z. Zhang, S. Mirjalili, and W. Zhao, “Artificial rabbits optimization: A new bio-inspired meta-heuristic algorithm for solving engineering optimization problems,” *Eng Appl Artif Intell*, vol. 114, Sep. 2022, doi: 10.1016/j.engappai.2022.105082.
- [26] E. Kılıç and M. T. Özdemir, “Güç Sistemlerindeki Optimum Otomatik Gerilim Regülasyonu için Çoklu Amaç Fonksiyonunun Belirlenmesi,” *DÜMF Mühendislik Dergisi*, vol. 10, no. 1, pp. 1–12, Mar. 2019, doi: 10.24012/dumf.396192.
- [27] Z. L. Gaing, “A particle swarm optimization approach for optimum design of PID controller in AVR system,” *IEEE Transactions on Energy Conversion*, vol. 19, no. 2, pp. 384–391, Jun. 2004, doi: 10.1109/TEC.2003.821821.
- [28] B. Hekimoglu, “Optimal Tuning of Fractional Order PID Controller for DC Motor Speed Control via Chaotic Atom Search Optimization Algorithm,” *IEEE Access*, vol. 7, pp. 38100–

- 38114, 2019, doi: 10.1109/ACCESS.2019.2905961.
- [29] T. A. Jumani *et al.*, "Jaya optimization algorithm for transient response and stability enhancement of a fractional-order PID based automatic voltage regulator system," *Alexandria Engineering Journal*, vol. 59, no. 4, pp. 2429–2440, Aug. 2020, doi: 10.1016/j.aej.2020.03.005.
- [30] A. K. Bhullar, R. Kaur, and S. Sondhi, "Enhanced crow search algorithm for AVR optimization," *Soft comput.*, vol. 24, no. 16, pp. 11957–11987, Aug. 2020, doi: 10.1007/s00500-019-04640-w.
- [31] G. Zhou, J. Li, Z. Tang, Q. Luo, and Y. Zhou, "An improved spotted hyena optimizer for PID parameters in an AVR system," *Mathematical Biosciences and Engineering*, vol. 17, no. 4, pp. 3767–3783, May 2020, doi: 10.3934/MBE.2020211.
- [32] A. Sikander, P. Thakur, R. C. Bansal, and S. Rajasekar, "A novel technique to design cuckoo search based FOPID controller for AVR in power systems," *Computers and Electrical Engineering*, vol. 70, pp. 261–274, Aug. 2018, doi: 10.1016/j.compeleceng.2017.07.005.
- [33] S. M. A. Altbawi, A. S. Bin Mokhtar, T. A. Jumani, I. Khan, N. N. Hamadneh, and A. Khan, "Optimal design of Fractional order PID controller based Automatic voltage regulator system using gradient-based optimization algorithm," *Journal of King Saud University - Engineering Sciences*, 2021, doi: 10.1016/j.jksues.2021.07.009.
- [34] A. Tabak, "A novel fractional order PID plus derivative (PI λ D μ D μ 2) controller for AVR system using equilibrium optimizer," *COMPEL - The International Journal for Computation and Mathematics in Electrical and Electronic Engineering*, 2021, doi: 10.1108/COMPEL-02-2021-0044.